

where no fixed-point multiplication instructions are implemented, that is, $t_x = t_{msub}$,

$$R_x = \frac{(0.85)n_{iax} + (0.15)n_{imx} + (0.55)n_{ox}}{(0.85)t_{ax} + (0.15)t_{msub}}, \text{ or}$$

where a digital computer has neither fixed-point addition nor fixed-point multiplication instructions, then its fixed-point processing data rate is equal to zero; (*vitesse de traitement de données en virgule fixe* or R_x)

“floating-point processing data rate” or “ R_f ” means the rate calculated from

(a) the sum of

(i) 0.85 times the number of bits in a fixed-point instruction (n_{ix}) or, where no fixed-point instructions are implemented, 0.85 times the number of bits in a floating-point instruction (n_{if}),

(ii) 0.15 times the number of bits in a floating-point instruction (n_{if}),

(iii) 0.40 times the number of bits in a fixed-point operand (n_{ox}) or, where no fixed-point instructions are implemented, 0.40 times the number of bits in a floating-point operand (n_{of}), and

(iv) 0.15 times the number of bits in a floating-point operand (n_{of}),

divided by

(b) the sum of

(i) 0.85 times the execution time for a fixed-point addition (t_{ax}) or, where no fixed-point instructions are implemented, 0.85 times the execution time for the floating-point addition (t_{af}),

(ii) 0.09 times the execution time for a floating-point addition (t_{af}), and

(iii) 0.06 times the execution time for a floating-point multiplication (t_{mf}) or, where no floating-point multiplication instructions are implemented, 0.06 times the execution time for the fastest available subroutine (t_{msub}) to simulate a floating-point multiplication instruction,

that is, where fixed-point instructions are implemented,

$$R_f = \frac{(0.85)n_{ix} + (0.15)n_{if} + (0.40)n_{ox} + (0.15)n_{of}}{(0.85)t_{ax} + (0.09)t_{af} + (0.06)t_{mf}}, \text{ or}$$

where no fixed-point instructions are implemented,

$$R_f = \frac{(1.00)n_{if} + (0.55)n_{of}}{(0.94)t_{af} + (0.06)t_{mf}}, \text{ or}$$

where no floating-point multiplication instructions are implemented, that is, $t_{mf} = t_{msub}$,

$$R_f = \frac{(0.85)n_{ix} + (0.15)n_{imf} + (0.40)n_{ox} + (0.15)n_{of}}{(0.85)t_{ax} + (0.09)t_{af} + (0.06)t_{msub}}, \text{ or}$$

where a digital computer has neither floating-point addition nor floating-point multiplication instructions, then its floating-point processing data rate shall be equal to zero; (*vitesse de traitement de données en virgule flottante* or R_f)

«microprogrammabilité accessible à l'utilisateur» S'entend au sens de l'article 1564. (*user accessible microprogrammability*)

«nombre de bits» Relativement à une instruction d'addition en virgule fixe (n_{iax}), instruction de multiplication en virgule fixe (n_{imx}), instruction d'addition en virgule flottante (n_{iaf}) ou instruction de multiplication en virgule flottante (n_{imf}), longueur de l'instruction en virgule fixe ou en virgule flottante simple et appropriée la plus brève permettant un accès direct complet à la mémoire centrale. Lorsque des instructions multiples sont nécessaires à la simulation d'une instruction simple appropriée, le nombre de bits dans ces instructions est défini comme 16 bits plus le nombre de bits (b_{iax} , b_{imx} , b_{iaf} , b_{imf}) permettant un accès direct complet à la mémoire centrale, à savoir:

$$n_{iax} = 16 + b_{iax},$$

$$n_{imx} = 16 + b_{imx},$$

$$n_{iaf} = 16 + b_{iaf},$$

$$n_{imf} = 16 + b_{imf},$$

et lorsque la capacité d'adressage d'une instruction est augmentée par l'emploi d'un registre de base, le nombre de bits dans ces instructions est le nombre de bits de l'instruction avec la longueur d'adressage standard y compris le nombre de bits nécessaire pour utiliser le registre de base. (*number of bits*)

«nombre de bits dans un opérande en virgule fixe» ou « n_{ox} » Longueur du plus court opérande en virgule fixe ou 16 bits, la valeur la plus élevée étant à retenir. (*number of bits in a fixed point operand* ou n_{ox})

«nombre de bits dans un opérande en virgule flottante» ou « n_{of} » Longueur du plus court opérande en virgule flottante ou 30 bits, la valeur la plus élevée étant à retenir. (*number of bits in a floating point operand* ou n_{of})

«numériseur d'image» Dispositif capable de convertir directement une représentation analogique d'une image en une représentation numérique de celle-ci. (*image digitizer*)

«ordinateur analogique» Équipement capable d'accepter et de traiter des données et d'assurer la sortie des données lorsque ces données sont sous forme d'une ou de plusieurs variables continues. (*analog computer*)

«ordinateur hybride» Équipement capable d'accepter et de traiter des données à la fois en représentations analogiques et numériques et d'assurer la sortie des données. (*hybrid computer*)

«ordinateur numérique» Relativement à des données sous forme d'une ou de plusieurs variables discrètes, équipement capable à la fois:

a) d'accepter des données;

b) d'emmagasiner des données ou des instructions dans des dispositifs d'emmagasinage fixes ou modifiables par réécriture;

c) de traiter des données au moyen d'une séquence emmagasinée d'instructions modifiable, notamment par le remplacement de dispositifs d'emmagasinage fixes, à l'exclusion de la modification matérielle du câblage ou des interconnexions;

d) d'assurer la sortie de données. (*digital computer*)

«programmabilité accessible à l'utilisateur» S'entend au sens de l'article 1564. (*user accessible programmability*)

«renforcement d'image» Traitement d'images extérieures porteuses d'informations au moyen d'algorithmes tels que la